

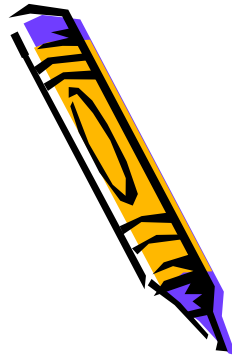
Arquitetura de Computadores

UNIDADE 4

"Arquitetura de Microprocessadores"



27-02-2019



Sumário

- FSB e Além;
- Tipo de microprocessadores;
- Organização do Sistema de E/S;
- Hierarquia da memória;

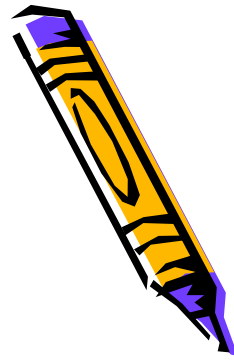
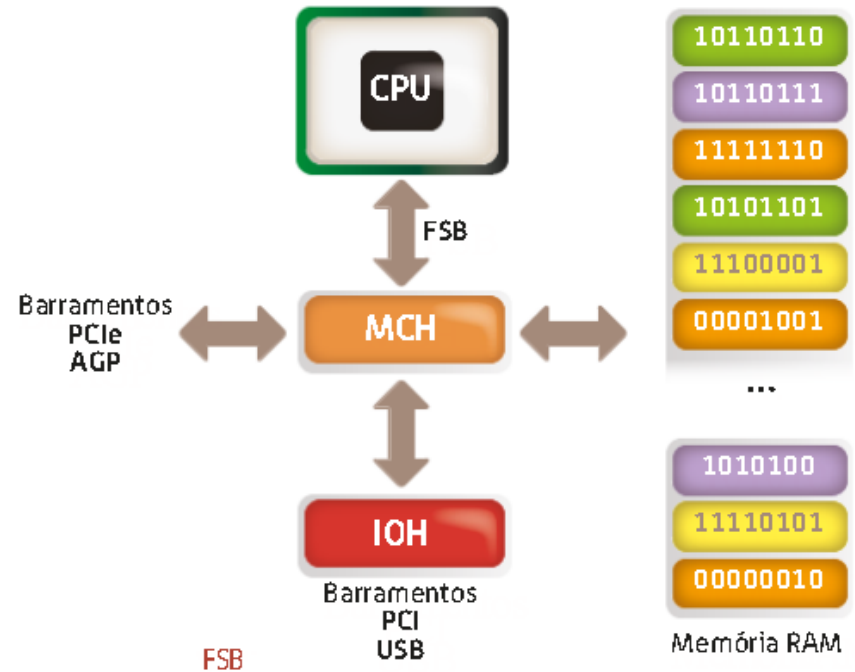


Microprocessadores

FSB E ALÉM

North Bridge

A CPU Bus, Front Side Bus ou simplesmente FSB, representa a forma como um processador comunica com o exterior, isto é, com a North Bridge, muitas vezes denominada como *Memory Controller Hub* (MCH - controlador de memória e dispositivos de Entrada/Saída) presente na motherboard. Este foi introduzido pela primeira vez no *Pentium Pro*.

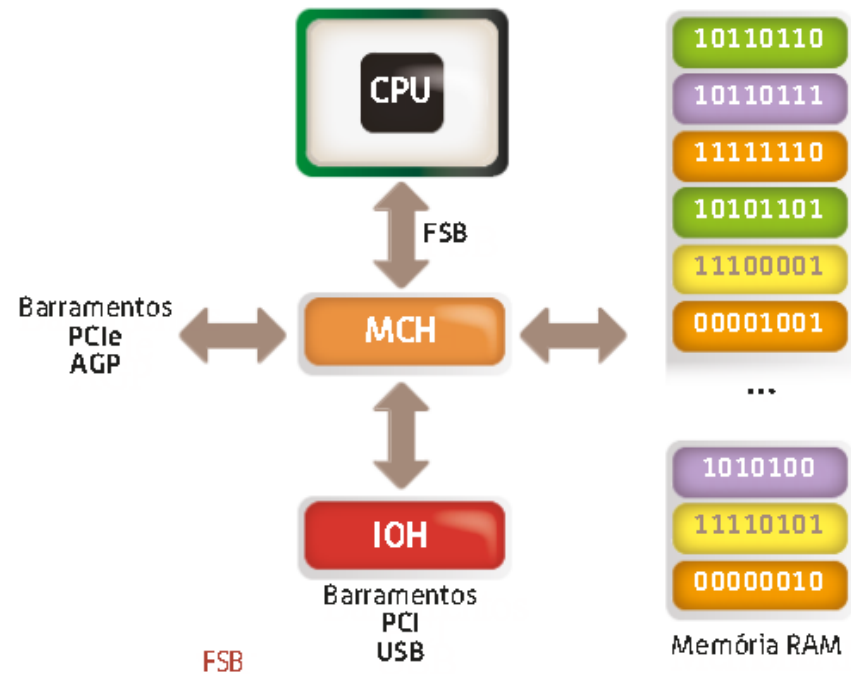


Microprocessadores

FSB E ALÉM

South Bridge

A MCH por sua vez, liga à **South Bridge** ou Input/Output (IOH* - controlador de entrada/Saída) através de um barramento próprio.



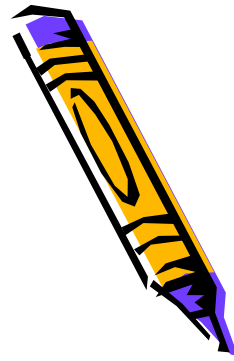
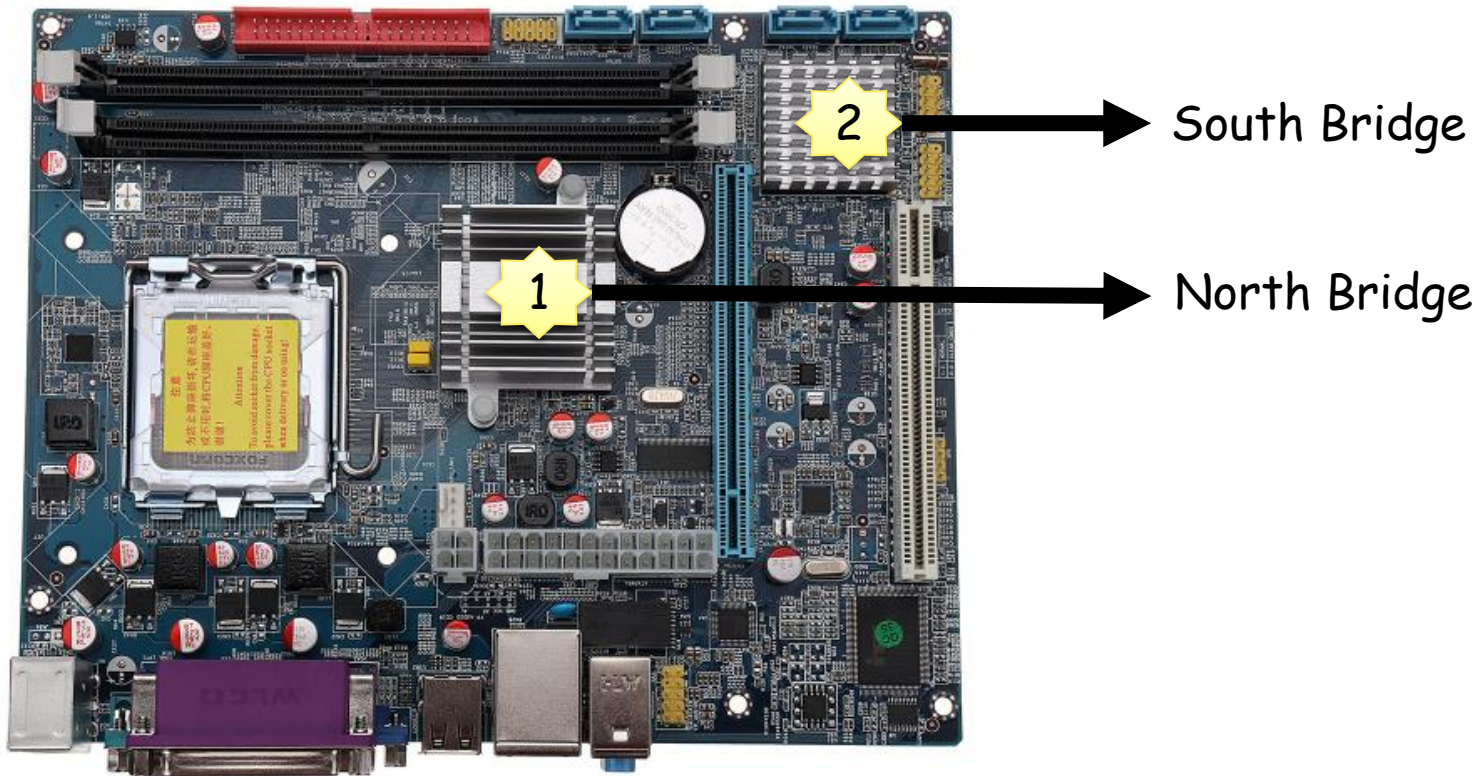
* Também conhecida por ICH - I/O Controller HUB

Microprocessadores

FSB E ALÉM

North Bridge e South Bridge

Numa Motherboard convencional estes dois chips são facilmente reconhecíveis.



Microprocessadores

FSB E ALÉM

Relembrando...

Como já referido, existem três tipos de barramentos: dados, endereços e controlo.

O FSB está claramente associado ao barramento de dados. Atualmente os barramentos são na sua maioria de 64 bits, necessitamos de saber apenas a velocidade deste barramento para saber a quantidade de dados transferidos. Por exemplo o Pentium IV que opere internamente a 3,4 GHz comunica com o exterior através do FSB apenas a 800 MHz.

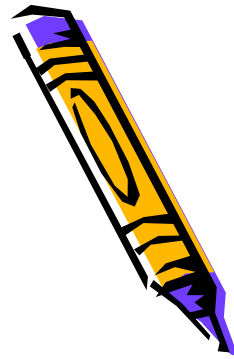
Assim, o FSB permite:

$$800 \text{ MHz} \times 64 \text{ bit} = 800 \text{ MHz} \times 8 \text{ Bytes} = 6400 \text{ MB/s}$$



Microprocessadores

FSB E ALÉM



Hypertransport e Quickpath Interconnect

A introdução de vários núcleos de processamento, o aumento de velocidade interna, aumento das resoluções vídeo (*Full HD*), texturas cada vez mais complexas utilizadas nos jogos e o desenvolvimento das redes para Gigabit Ethernet, levou à necessidade de mudar o tipo de arquitetura, anteriormente baseada no FSB. Quantidades enormes de dados passavam pela MCH atingindo um estrangulamento (*bottleneck*).

Duas tecnologias surgiram para resolver este problema:

- ❖ Hypertransport (AMD), em 2003;
- ❖ Quickpath Interconnect (Intel), cinco ano depois, 2008;

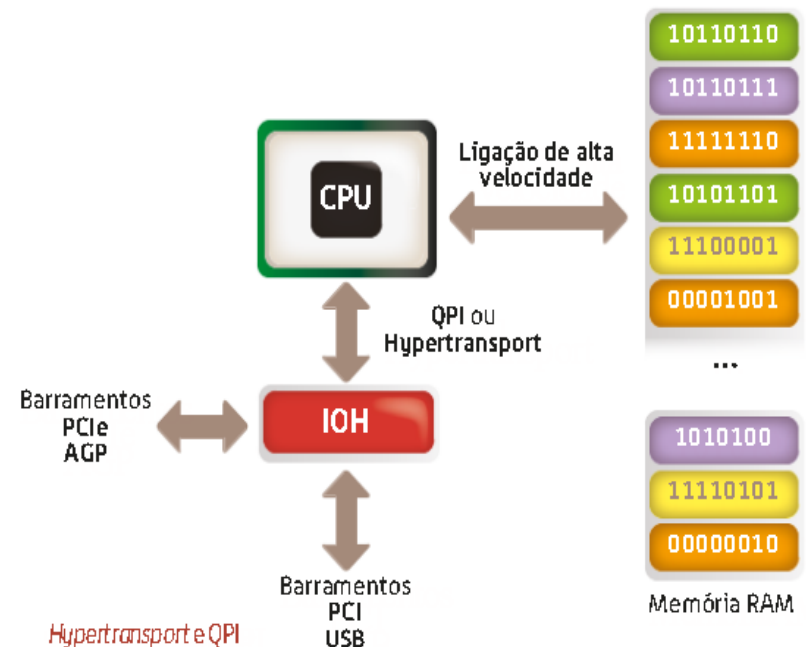


Microprocessadores

FSB E ALÉM

Hypertransport e Quickpath Interconnect

Ambas residem em ligações ponto a ponto de baixa latência e grande largura de banda, que permitem interligar o processador à ICH diretamente, uma vez que, cada processador passa a ter integrado um controlador de memória deixando assim de esse acesso ser realizado através do MCH. Para além disso, dentro do microprocessador existem ligações entre vários núcleos.



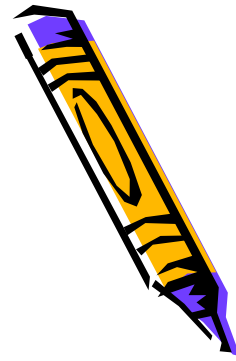
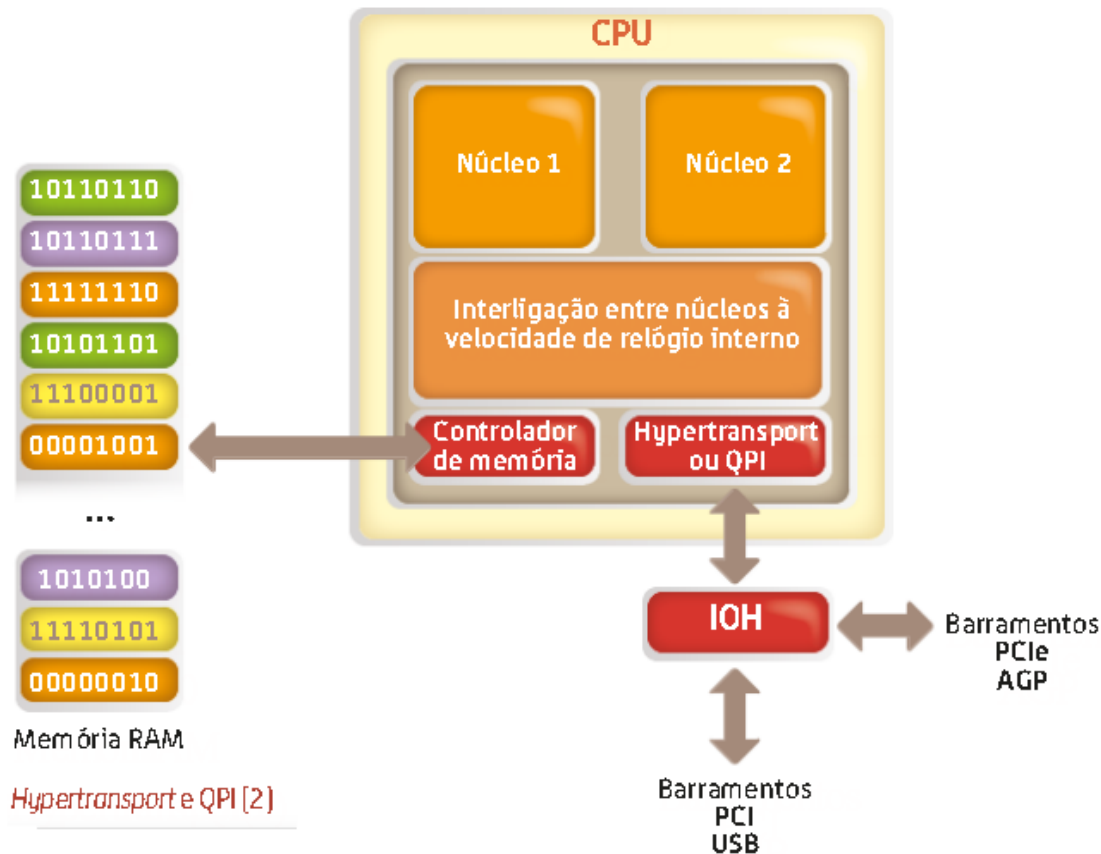
O **Hypertransport** foi lançado no **AMD Athlon 64** pela primeira vez enquanto que o **QPI** foi introduzido apenas na série **Intel Core i7**, isto é mais recentemente.

Microprocessadores

FSB E ALÉM

Hypertransport e Quickpath Interconnect

Considerando o interior do microprocessador (simplificado)



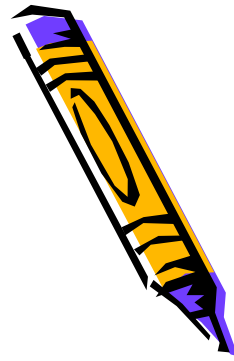
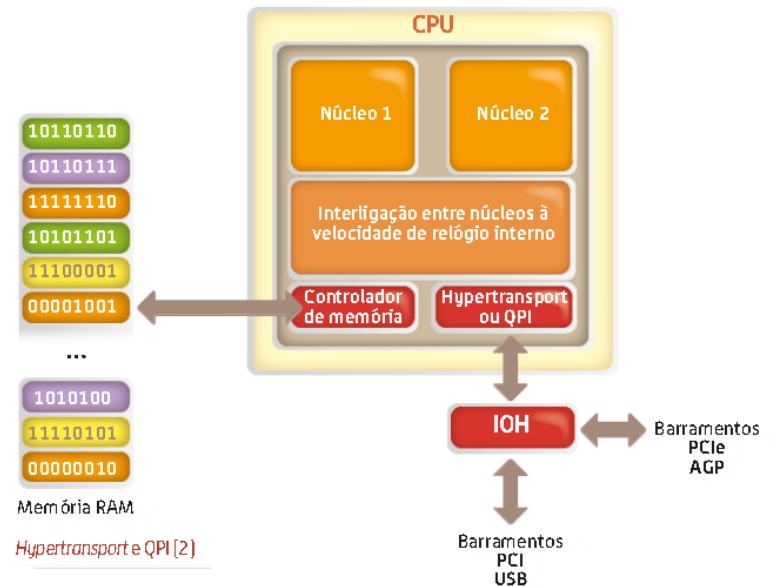
Microprocessadores

FSB E ALÉM

Hypertransport e Quickpath Interconnect

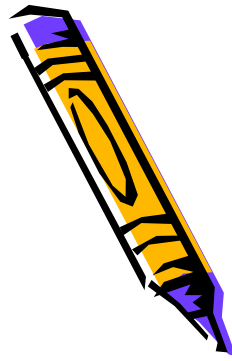
Esta tecnologia traz vantagens sobretudo no aproveitamento da memória RAM.

Os Intel Core i7 tiram partido de memória DDR3 a funcionar em triplo canal (triple channel), tudo devido ao controlador de memória integrado no CPU. Existem vantagens no acesso ao barramento da placa gráfica e a outros componentes de entrada e saída.



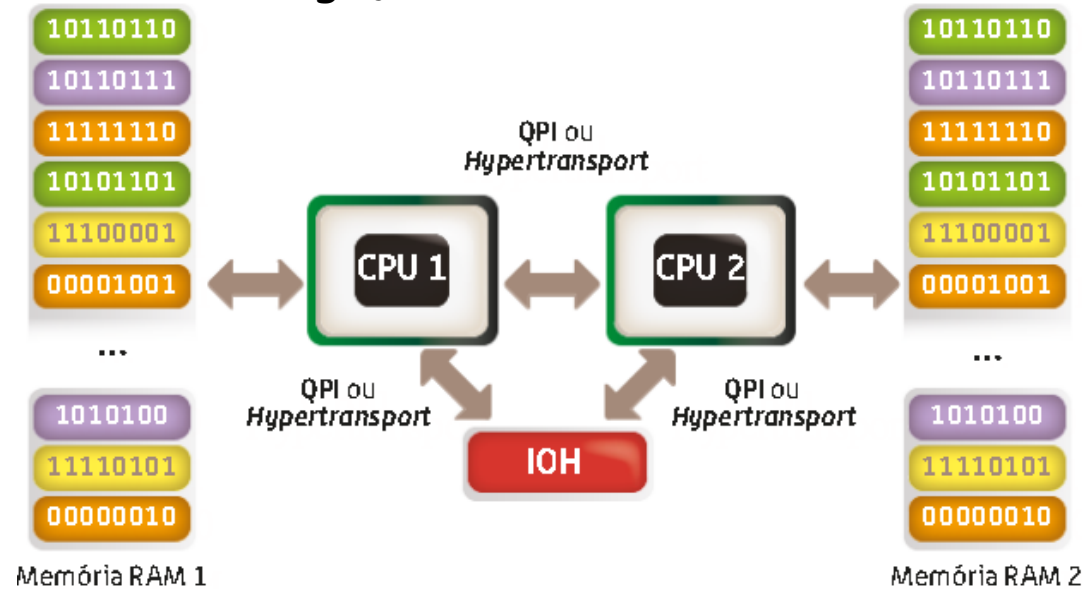
Microprocessadores

FSB E ALÉM



Hypertransport e Quickpath Interconnect

Estas tecnologias são muito eficazes em sistemas com vários processadores (não confundir com núcleos), possuindo cada um o seu controlador de memória e ligação direta a cada um dos outros processadores.



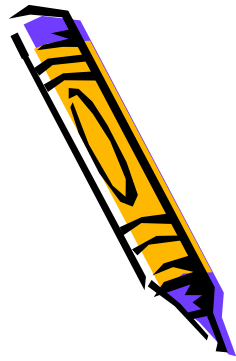
A associação de vários processadores é prática corrente no mundo dos servidores, onde estas tecnologias fazem toda a diferença.

Microprocessadores

FSB E ALÉM

Proposta de trabalho

No trabalho de pesquisa realizado na aula anterior sobre os últimos dois processadores de cada um dos fabricantes, Intel e AMD, evidencia as diferenças entre eles. A comparação deve de ser feita, não só, entre os processadores do mesmo fabricante, bem como entre o mais recente da AMD e o da Intel.



Microprocessadores

TIPO DE MICROPROCESSADORES

Arquiteturas RISC e CISC

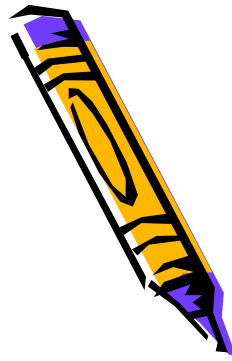
Os processadores podem ser divididos em duas categorias:

- ❖ RISC - Reduced Instruction Set Computer;
- ❖ CISC - Complex Instruction Set Computer;

Os RISC distinguem-se dos CISC, por serem de natureza mais simples, o que os torna mais rápidos. O ideal seria os microprocessadores serem de tecnologia RISC, como aconteceu até ao aparecimento do primeiro Pentium. No entanto, devido à complexidade de algumas operações, este tipo de arquitetura não seria suficiente para as processar.

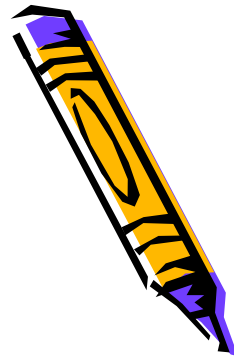
A arquitetura CISC consegue efetuar todas as operações, mas torna-se mais lento que o RISC a processar operações mais simples.

Por estas razões, atualmente os processadores são híbridos, combinando as duas arquiteturas.



Microprocessadores

ORGANIZAÇÃO DO SISTEMA DE E/S



Vários barramentos de entrada/Saída foram surgiram desde o aparecimento do primeiro PC (Exemplos: ISA, PCI, AGP).

As velocidades dos microprocessadores aumentaram exponencialmente. Assim os processos de comunicação entre o CPU e os dispositivos de E/S, mudaram gradualmente, atualmente estes dispositivos são interligados pela IOH (Input/Output controller Hub) ou South Bridge.

As tecnologias atrás referidas Hypertransport (AMD) e Quick Interconnect (Intel), vierem melhorar o acesso a estes dispositivos, sobretudo no desempenho gráfico cada vez mais exigente (devido à indústria dos jogos).

Microprocessadores

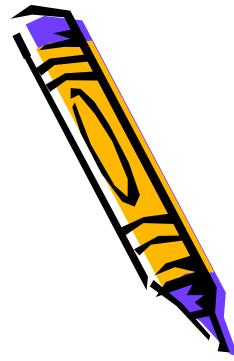
ORGANIZAÇÃO DO SISTEMA DE E/S

O Sistema de E/S

Suporta a comunicação dos programas em execução pelo CPU, com o exterior, com dois objetivos:

- ❖ Receber dados dos dispositivos exteriores, para serem processados;
- ❖ Enviar dados processados para os dispositivos exteriores.

Existem 65 536 portas reservadas para os dispositivos de E/S. Devido ao elevado número de dispositivos foi criado para cada um, **um controlador próprio** que vai interpretar os bits recebidos e transformá-los em operações concretas, dependendo da sua função. Por exemplo, uma impressora recebe bits que são transformados em movimentos mecânicos, que posteriormente irão completar uma imagem ou um carácter numa folha. De certa forma o CPU foi libertado destas tarefas que podiam ser executadas por outro componente do computador.



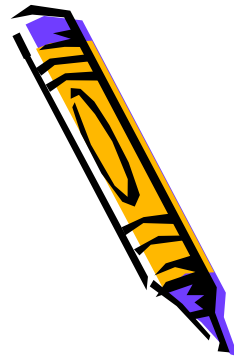
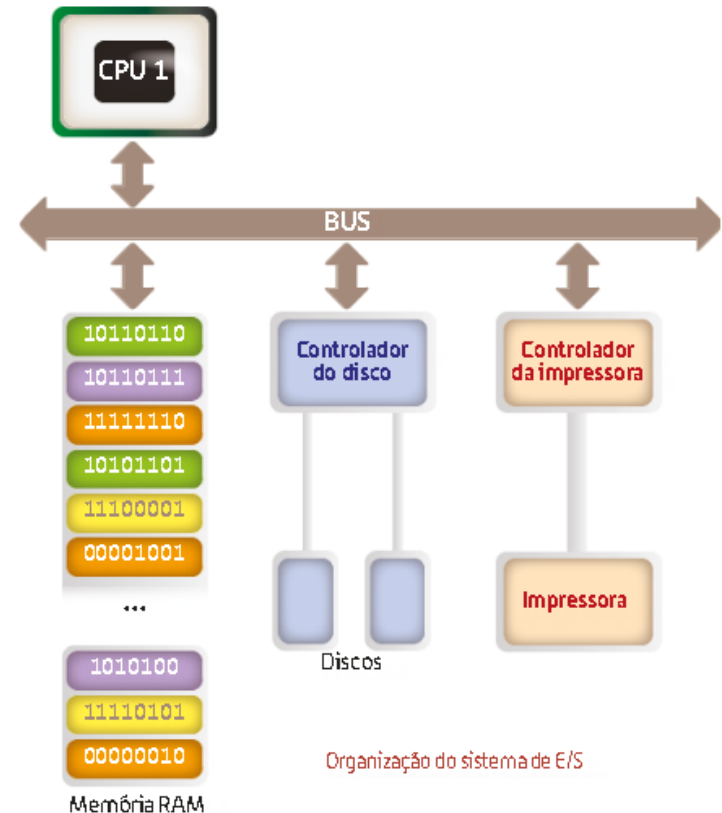
Microprocessadores

ORGANIZAÇÃO DO SISTEMA DE E/S

O Sistema de E/S

Como já verificamos anteriormente, os dispositivos de E/S geram interrupções que têm de ser atendidas pelo CPU.

Com a introdução de um controlador, em cada dispositivo, o CPU apenas intervém quando é necessário, podendo vários dispositivos E/S encontrar-se a funcionar em simultâneo.



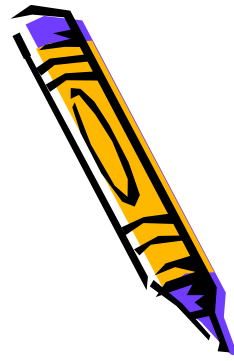
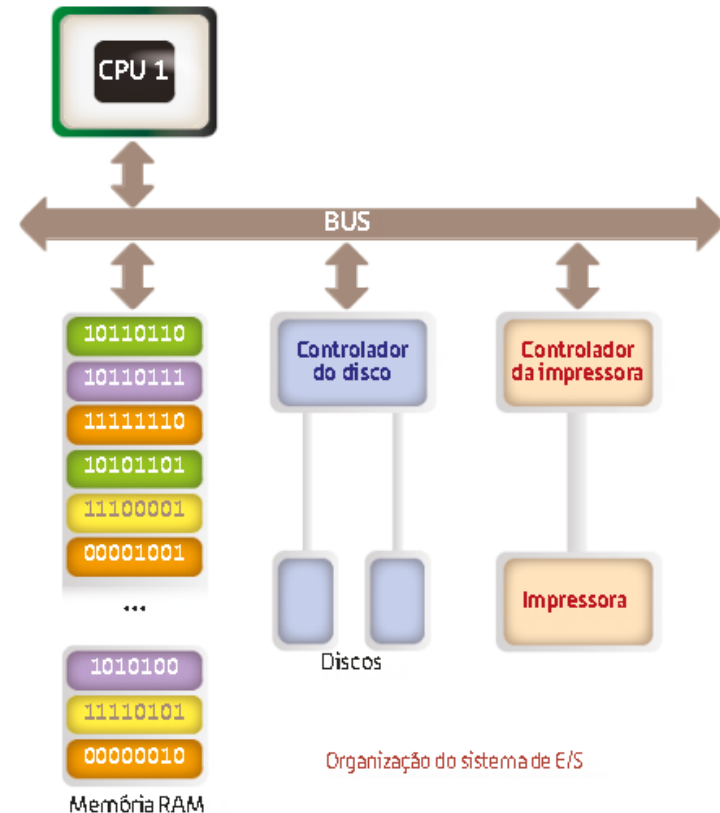
Microprocessadores

ORGANIZAÇÃO DO SISTEMA DE E/S

DMA - Direct Memory Access

No entanto, um problema ficava por solucionar, sempre que um dispositivo de E/S comunicava com a memória principal o CPU era chamado para controlar toda a operação.

Implementou-se por isso uma técnica de nome DMA (Direct Memory Access) que permite o acesso direto entre a memória e os dispositivos de E/S sendo que o CPU, só intervém no início e no final da operação.



Microprocessadores

HIERARQUIA DA MEMÓRIA

As memórias variam de tamanho, preço e velocidade.

A memória de acesso mais rápida, mais cara e com menor capacidade encontra-se no topo da pirâmide e é representada pelos registos internos do CPU. À medida que avançamos para a base, a velocidade diminui, bem como o preço, aumentando apenas a capacidade.

Na base encontra-se as memórias secundárias (Discos Rígidos, Pens, DVD, CD...)

